PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-161071

(43) Date of publication of application: 12.06.2001

(51)Int.Cl.

H02M 7/12 H02M 7/797

(21)Application number : 2000-326377

(71)Applicant: OTIS ELEVATOR CO

(22) Date of filing:

26.10.2000

(72)Inventor: JULIAN ALEXANDER L

ORITI GIOVANNA

(30)Priority

Priority number : 1999 427470

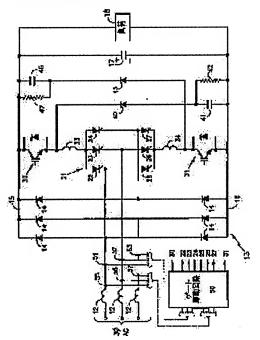
Priority date: 26.10.1999

Priority country: US

(54) THREE-PHASE AC/DC POWER REGENERATIVE CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the input current characteristics of an AC/DC converter. SOLUTION: A diode bridge 13 and a thyristor bridge 21 which is connected in series with a pair of IGBTs 30, 31 and has polarity opposite to that of the diode 13 are connected parallel with the AC/DC converter. A gate driving circuit 50 responds to the voltages 55-57 of the AC power source and currents 51-53, and turns on the appropriate pair of thyristors 22-27 and the IGBTs 30, 31 so that these currents may become close to a sine curve. When the currents are within an allowable range, the IGBTs 30, 31 under an oncondition are turned off. In response to that the respective IGBTs 30, 31 are turned off, thyristor-off



circuits 40-41, 45-47 reverse-bias the thyristors 22-27 under the on-condition, and turn off them. The structure supports power regeneration, and feeds back power generated from a load to the AC power source.

cited Reference Z.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2001-161071 (P2001-161071A)

(43)公開日 平成13年6月12日(2001.6.12)

(51) Int.Cl.7

識別記号

FΙ

テーマコード(参考)

H02M 7/12 7/797 H02M 7/12 7/797 Q

審査請求 未請求 請求項の数3 OL (全 5 頁)

(21)出願番号

特願2000-326377(P2000-326377)

(22)出願日

平成12年10月26日(2000.10.26)

(31)優先権主張番号 09/427470

(32)優先日

平成11年10月26日(1999.10.26)

(33)優先権主張国

米国 (US)

(71) 出願人 591020353

オーチス エレベータ カンパニー

OTIS ELEVATOR COMPA

アメリカ合衆国、コネチカット、ファーミ

ントン, ファーム スプリングス 10

(72)発明者 アレキサンダー エル. ジュリアン

アメリカ合衆国、コネチカット、ヴァーノ

ン, ヴァーノン アヴェニュー 165

(72)発明者 ジョヴァンナ オリティ

アメリカ合衆国、コネチカット、ヴァーノ

ン, ヴァーノン アヴェニュー 165

(74)代理人 100062199

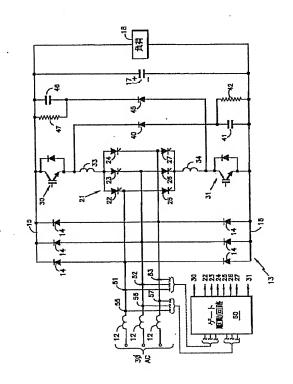
弁理士 志賀 富士弥 (外2名)

(54) 【発明の名称】 3相AC/DC電力回生変換器

(57)【要約】

【課題】 AC/DC変換器の入力電流特性を改善す

【解決手段】 AC/DC変換器に、ダイオードブリッ ジ13と、一対IGBT30,31と直列に接続されて いるとともに、ダイオード13と逆の極性を有するサイ リスタブリッジ21と、を並列に接続する。ゲート駆動 回路50は、AC電源の電圧55~57および電流51 ~53に応答し、これらの電流が正弦曲線に近くなるよ うに、サイリスタ22~27およびIGBT30, 31 の適切な組をオン状態にする。電流が許容範囲内になっ た時点で、オン状態であった I G B T 3 0, 3 1 がオフ 状態にされる。サイリスタオフ回路40~41,45~ 47は、各IGBT30, 31がオフ状態になったこと に応答して、オン状態のサイリスタ22~27に逆バイ アスを加え、これをオフ状態にする。この構成は、さら に、電力回生を支持し、負荷から発生した電力をAC電 源へと帰還させる。



1

【特許請求の範囲】

【請求項1】 3相AC/DC電力回生変換器であって、前記3相AC/DC電力回生変換器は、

3つの接続部を備えているとともに6つのダイオードからなるダイオードブリッジを備えており、各接続点は、対応する入力インダクタを介して3相AC電源の対応するラインにそれぞれ接続されており、さらに、前記3相AC/DC電力回生変換器は、

正レールおよび負レールによって前記ダイオードブリッジを横断して接続されたコンデンサバンクを備えている 10 ことによって、前記の正レールおよび負レールを介して DC電圧を負荷に加えるようになっているものにおいて、前記3相AC/DC電力回生変換器は、

3つの接続部を備えているとともに6つのサイリスタからなるサイリスタブリッジを備えており、各接続部は、前記入力インダクタのうちの対応する1つを介して前記ラインのうちの1本に接続されており、前記サイリスタは、前記ダイオードとは逆の極性で前記AC電源と導通しており、

前記サイリスタブリッジの各側は、電流制限用インダクタおよび逆方向のダイオードを並列に備えたIGBTを介して前記の正レールおよび負レールのうちの対応する1方に接続されており、前記IGBTは、前記サイリスタと同じ極性で前記AC電源と導通しており、前記3相AC/DC電力回生変換器は、さらに、

一対のサイリスタオフ回路を備えており、各サイリスタオフ回路は、前記IGBTのうちの対応する1つのIGBTと前記電流制限用インダクタのうちの対応する1つの電流制限用インダクタとの間の接続点から、前記の対応するIGBTが接続されていない方のレールまで接続30されており、前記の対応するIGBTがオフ状態になったことに応答して、前記の対応する電流制限用インダクタを介してサイリスタを流れる電流に逆バイアスを加えるようになっており、前記3相電力回生AC/DC変換器は、さらに、

ゲート駆動制御装置を備えており、前記ゲート駆動制御装置は、各ラインの電圧および各ラインを流れる電流に応答して、前記サイリスタへのオン信号および前記IGBTへの導通信号を発生させることによって、前記ラインの電流が正弦波電流により近くなるような方法で、前記サイリスタブリッジおよび前記IGBTに選択的に電流を導通させることを特徴とする3相AC/DC電力回生変換器。

【請求項2】 前記サイリスタオフ回路は、それぞれ、前記の対応する I G B T が接続されていない方のレールと導通するような極性を有するダイオードと直列に接続されたコンデンサを備えていることを特徴とする請求項1記載の3相A C / D C電力回生変換器。

【請求項3】 前記コンデンサと並列に接続された抵抗 を備えていることを特徴とする請求項2記載の3相AC 50 /DC電力回生変換器。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、3相サイリスタブースターを有する3相ダイオードブリッジを備えたAC/DC変換器に関する。3相サイリスタブースターによって、電流波形が改善されるとともに、AC電源への電力の回生が支持されるようになっており、サイリスタの導通状態が、絶縁ゲートバイポーラトランジスタ(IGBT)により制御される。

[0002]

【従来の技術】AC/DC変換器の用途の1つの例とし て、3相のAC電源からDC電圧を発生させることが挙 げられる。続いて、DC電圧は変調され、これによっ て、制御された電力が可変速度ACモータ(例えば、エ レベータおよびポンプ/コンプレッサシステムに通常用 いられるもの)へと供給される。一般的なAC/DC変 換器は、IGBTから構成される。しかし、IGBT素 子自体が、非常に高価なものであり、かつこれらを駆動 20 するためのゲート駆動回路もまた高価なものである。こ れに対して、サイリスタのコストは、IGBTの10分 の1である。AC/DC変換器の最も簡単で低コストの 構成が図1に示されている。3相ACは、インダクタ1 2を介して、ダイオード14から構成されたブリッジ1 3へと導かれる。大容量のコンデンサもしくはコンデン サバンク17によって、DC電圧が、正レール15およ び負レール16にそれぞれ発生し、負荷18 (例えば、 周知のタイプの可変周波数、可変電圧のDC/ACイン バータ) に印加される。しかし、1相の入力電流波形が AC電源電圧とともに図2に示されているが、このよう なデバイスの入力電流の波形は、非常に悪い。ダイオー ドブリッジの他の問題は、電力回生 (regeneration)中 のACグリッドへの帰還電流に対応していないことであ る。電力回生は、エレベータが大きな負荷により下方に 移動している状態、もしくは、小さな負荷により上方に 移動している状態で行われる。

[0003]

【発明が解決しようとする課題】本発明の目的は、良質の入力電流波形を有しながら適度に高い電力で動作し得るとともに、電力回生を支持することが可能な低コストのAC/DC変換器を提供することである。

[0004]

【課題を解決するための手段】本発明は、ハイブリッドAC/DC変換器配列において、大部分の負荷を搬送するためにブリッジ配列のダイオードを利用し、入力波形の高調波成分を改善するとともに電力回生を支持するためにブリッジ配列のサイリスタを利用し、かつサイリスタの導通状態を制御するために一対のIGBTを利用することができるという概念に基づいている。

【0005】本発明によると、AC/DC変換器は、ダ

40

イオードブリッジと、一対の絶縁ゲートバイポーラトラ ンジスタと直列に接続されたサイリスタブリッジと、を 備えており、サイリスタブリッジおよびIGBTが直列 に接続されたものがダイオードブリッジに対して並列に 接続されており、サイリスタオフ回路が各IGBTと関 連している。

【0006】本発明では、高価なIGBTを一対だけ用 いて、適度に高い電力を発生させながら、推奨方法によ り規定されている電流の特性標準を満たすのに十分なほ ど正弦曲線に近く、かつ高調波成分の少ない入力電流波 10 形を発生させ、電流を、主に、低コストのダイオードお よびサイリスタにより制御する。本発明では、さらに、 電力回生を支持し、負荷から発生した電力をAC電源へ と帰還させる。

【0007】本発明の他の目的、特徴および利点は、以 下の詳細な説明および付随の図面を参照することによっ て、より明確となるだろう。

[0008]

【発明の実施の形態】図3を参照する。本発明の改良法 によって、AC入力電流の特性が図3に示されているよ 20 うに改善されていることが示されている。波形はなお乱 れており、高調波成分も存在するが、この特性は、推奨 方法によって規定されている標準を超えている。この標 準は、低コストの変換回路に対しては十分に高いもので ある。

【0009】図4を参照すると、本発明の構成は、ダイ オードブリッジ13とコンデンサーバンク17との間に 配置されている。本発明の主な構成要素は、6つの一般 的なサイリスタからなるブリッジ21であり、これらの サイリスタとして、シリコン制御整流器を用いることが 30 可能である。しかし、ブリッジ21は、一般的なIGB T/ダイオード対30,31のみによって導通され得 る。サイリスタ20~27がオンにされた状態でのこれ らの電流上昇が、インダクタ33、34によって制限さ れていることによって、サイリスタが故障しないように なっている。周知のように、適した制御アルゴリズムに より適切に制御されるものであれば、いかなる一般的な 駆動回路によってもサイリスタ22~27をオン状態に することができる。各サイリスタは逆バイアスが印加さ れるまで導通し続けるため、サイリスタが導通状態にな った時点で、サイリスタのオン信号を取り除くことがで きる。本発明では、ダイオード40、コンデンサー41 および抵抗42を備えたサイリスタオフ回路によって、 サイリスタ22~24に逆バイアスを加える。同様に、 サイリスタ25~27のためのサイリスタオフ回路は、 ダイオード45、コンデンサ46および抵抗47を備え ている。サイリスタオフ回路の動作は、図5に関連し て、以下で説明する。

【0010】AC電源により付加的な電流を発生させる ことにより、各相における全電流を許容可能なほど正弦 50 るオン状態時間およびオフ状態時間に依存して、所望ど

曲線に近づけ、これによって、入力電流もしくは出力電 流の特性の推奨方法に合致させるような方法で、サイリ スタ22~27および対応するIGBT30, 31は動 作される。つまり、ダイオード14が導通し始めるまで の間(つまり図2のX, Yの部分)は、ブリッジ21お よびIGBT30, 31によってDCレール15, 16 へと電流が導通される。これによって、ダイオード14 からの電流(図2)およびブリッジ21およびIGBT /ダイオード30,31からの電流が加算されることに より、図3に示されているような全電流が得られる。図 2を再び参照すると、各半サイクルにおける早い部分 (Y)、および各半サイクルの間をちょうど過ぎた部分 (X) で、より大きな電流を導くと、図3に例示される ように、電流が正弦曲線波形により近くなることは明確 である。SCRのオン状態およびIGBTの導通状態 は、例えば、オックスフォード大学のノヴォトニー D. W. (Novotny, D. W.) 等著の「ベクトル制御およ びAC駆動の動的状態 (Vector Control and Dynamics of AC drives)」の7.3章に記載されているタイプの 一般的なヒステリシス制御装置によって、制御すること ができる。しかし、一般的な適した駆動アルゴリズムを 用いた様々な一般的なゲート駆動回路も、所望により用 いることが可能である。

【0011】図4を参照すると、ゲート駆動回路50 は、複数の一般的な電流検出器51~53に応答すると ともに、接続点55,56,57における各ラインの電 圧に応答する。各電流検出器51~53は、各ラインに おける入力電流(もしくは、エレベータの電力回生(re generation) モードのような、負荷から電力が発生する 状態での出力電流)を示す。ゲート駆動回路50は、サ イリスタ22~24のうちの1つをオン状態にするか、 もしくはサイリスタ25~27のうちの1つをオン状態 にするか、に応じて、IGBT30、31のうちの一方 をオン状態にする信号を発生させる。サイリスタがオン 状態になった時点で、サイリスタのオン信号は取り除か れるのに対し、IGBTを制御している信号は、IGB Tがオフ状態にされるべき時点まで維持される。

【0012】本発明で、IGBTおよびサイリスタを制 御するためにヒステリシス制御装置が用いられている場 合、どの相の入力電流が許容可能な電流範囲を下回って いる (もしくは上回っている) 状態でも、ゲート駆動回 路50によって、IGBTおよびサイリスタの適切な組 がオン状態にされ、許容可能な入力電流範囲を上回る

(もしくは下回る) まで入力電流が増加した時点で、 I GBTがオフ状態にされる。この許容可能な電流の範囲 は、関連する接続点55~57における対応する入力電 圧の瞬時値に対するものである。このようにして、電流 は、許容可能な範囲に亘って変化するようになってい る。この範囲は、IGBTおよびサイリスタに要求され おりに厳密に設定することができる。

【0013】図5を参照する。対応するリアクタ12お よびダイオード14を通る中間の入力相が電流振幅の許 容可能領域を下回っていることが検出され、これによっ て、ゲート駆動回路50により、IGBT31およびサ イリスタ26が予めオン状態にされており、サイリスタ 26からは、オン信号が既に取り除かれていると仮定す る。ここで、電流が、接続点56における入力相に対す る許容可能な電流の領域を上回ったと仮定する。IGB T31への導通信号は取り除かれ、これによって、電流 10 がもはや負レール16へと流れないようになる。つま り、ダイオードが導通し始めていない状態では、電流は IGBT31およびサイリスタ26を流れ、ダイオード 14が完全に導通した状態では、電圧に対する電流値が 十分に大きくなるため、ゲート駆動回路50によって I GBT30がオフ状態にされ、電流がダイオード14の みを流れるようになる。このように IGBT 30をオフ 状態にすることによって、AC電源と負荷との間の電流 が厳密に遮断され、本発明の主な特徴が得られる。サイ リスタ26は、なおオン状態であり、電流が、AC電源 20 からインダクタ12、サイリスタ26、インダクタ34 およびダイオード45を通ることによって、コンデンサ 46が、図示されているように正から負へと変化する。 ダイオード14、45は、順バイアスが加わるため短絡 回路であり、電流がインダクタ34において減衰しなが ら、コンデンサ46の電圧が、図5に示されているよう に、サイリスタ26を介してマイナスからプラスへと変 わる。これによって、サイリスタ26に逆バイアスが加 わり、これがオフ状態となる。これは、本発明の主な特 徴である。この後、コンデンサ46の電圧は、抵抗47 によって減少する。

【0014】図5には、さらに、本発明の付加的な実施*

* 例が示されている。ダイオード45を横断する順方向バイアス電圧が減衰すると、サイリスタに逆バイアスを加えてサイリスタを完全にオフ状態とするのに十分に長い時間、ダイオード45が導通状態を維持しなくなるため、ダイオード45と並列に付加的な素子を配置して、サイリスタが完全にオフ状態となるのに十分な時間、エボランデンサ46とサイリスタ26との間の導通状態を確立とが可能である。このような素子として単なる電界効果トランジスタ60を利用することが可能であり、これに加わるライン61上のゲート電圧は、ちょうどIGBT31への導通信号が消滅した時点で発生し、サイリスタ26を確実にオフ状態とするのに十分な時間、維持される。しかし、多くの場合、ダイオード45自体が適切に動作する。

【図面の簡単な説明】

【図1】従来技術において周知のダイオードブリッジA C変換器を示す概略図。

【図2】図1のデバイスの1相の入力波形および電圧を 時間の関数として示す図。

【図3】図4の発明の入力波形および電圧を時間の関数 として示す図。

【図4】本発明のハイブリッドAC/DC変換器を示す 概略図。

【図5】図4の変換器の部分概略図。

【符号の説明】

13…ダイオードブリッジ

17…コンデンサバンク

18…負荷

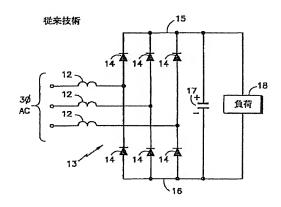
21…サイリスタブリッジ

30, 31 ··· I G B T

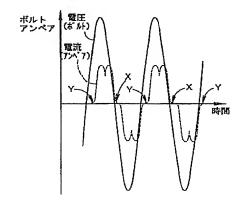
33, 34…インダクタ

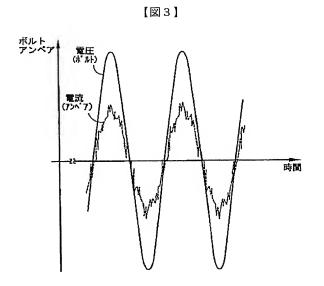
50…ゲート駆動回路

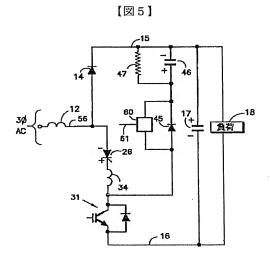
【図1】



[図2]







【図4】

